

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

IN RE APPLICATION OF: Hideo TSUCHIYA, et al.

GAU:

SERIAL NO: NEW APPLICATION

EXAMINER:

FILED: HERewith

FOR: PATTERN INSPECTION APPARATUS

REQUEST FOR PRIORITY

COMMISSIONER FOR PATENTS
ALEXANDRIA, VIRGINIA 22313

SIR:

☐ Full benefit of the filing date of U.S. Application Serial Number , filed , is claimed pursuant to the provisions of 35 U.S.C. §120.

☐ Full benefit of the filing date(s) of U.S. Provisional Application(s) is claimed pursuant to the provisions of 35 U.S.C. §119(e): Application No. Date Filed

☒ Applicants claim any right to priority from any earlier filed applications to which they may be entitled pursuant to the provisions of 35 U.S.C. §119, as noted below.

In the matter of the above-identified application for patent, notice is hereby given that the applicants claim as priority:

COUNTRY

Japan

APPLICATION NUMBER

2002-240858

MONTH/DAY/YEAR

August 21, 2002

Certified copies of the corresponding Convention Application(s)

☒ are submitted herewith

☐ will be submitted prior to payment of the Final Fee

☐ were filed in prior application Serial No. filed

☐ were submitted to the International Bureau in PCT Application Number

Receipt of the certified copies by the International Bureau in a timely manner under PCT Rule 17.1(a) has been acknowledged as evidenced by the attached PCT/IB/304.

☐ (A) Application Serial No.(s) were filed in prior application Serial No. filed ; and

☐ (B) Application Serial No.(s)

☐ are submitted herewith

☐ will be submitted prior to payment of the Final Fee

Respectfully Submitted,

OBLON, SPIVAK, McCLELLAND,
MAIER & NEUSTADT, P.C.



Marvin J. Spivak

Registration No. 24,913

C. Irvin McClelland

Registration Number 21,124



22850

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日

Date of Application:

2002年 8月21日

出 願 番 号

Application Number:

特願2002-240858

[ST.10/C]:

[JP2002-240858]

出 願 人

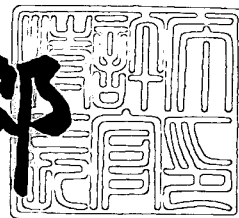
Applicant(s):

株式会社東芝

2003年 7月 1日

特 許 庁 長 官
Commissioner,
Japan Patent Office

太田信一郎



出証番号 出証特2003-3051843

【書類名】 特許願

【整理番号】 A000202560

【提出日】 平成14年 8月21日

【あて先】 特許庁長官 殿

【国際特許分類】 H01L 21/00

【発明の名称】 パターン検査装置

【請求項の数】 6

【発明者】

 【住所又は居所】 神奈川県川崎市幸区小向東芝町1番地 株式会社東芝研
究開発センター内

 【氏名】 土屋 英雄

【発明者】

 【住所又は居所】 神奈川県川崎市幸区小向東芝町1番地 株式会社東芝研
究開発センター内

 【氏名】 山下 恭司

【発明者】

 【住所又は居所】 神奈川県川崎市幸区小向東芝町1番地 株式会社東芝研
究開発センター内

 【氏名】 渡辺 利之

【発明者】

 【住所又は居所】 神奈川県川崎市幸区小向東芝町1番地 株式会社東芝研
究開発センター内

 【氏名】 磯村 育直

【発明者】

 【住所又は居所】 神奈川県川崎市幸区小向東芝町1番地 株式会社東芝研
究開発センター内

 【氏名】 東條 徹

【発明者】

 【住所又は居所】 神奈川県川崎市幸区小向東芝町1番地 株式会社東芝研

究開発センター内

【氏名】 真田 恭

【特許出願人】

【識別番号】 000003078

【氏名又は名称】 株式会社 東芝

【代理人】

【識別番号】 100058479

【弁理士】

【氏名又は名称】 鈴江 武彦

【電話番号】 03-3502-3181

【選任した代理人】

【識別番号】 100084618

【弁理士】

【氏名又は名称】 村松 貞男

【選任した代理人】

【識別番号】 100068814

【弁理士】

【氏名又は名称】 坪井 淳

【選任した代理人】

【識別番号】 100092196

【弁理士】

【氏名又は名称】 橋本 良郎

【選任した代理人】

【識別番号】 100091351

【弁理士】

【氏名又は名称】 河野 哲

【選任した代理人】

【識別番号】 100088683

【弁理士】

【氏名又は名称】 中村 誠

【選任した代理人】

【識別番号】 100070437

【弁理士】

【氏名又は名称】 河井 将次

【手数料の表示】

【予納台帳番号】 011567

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【ブルーフの要否】 要

【書類名】 明細書
【発明の名称】 パターン検査装置
【特許請求の範囲】

【請求項 1】

パターンが形成されている被検査試料に光又は電子線を照射する手段と、
前記試料からの反射光、透過光又は 2 次電子を検出して測定パターンデータを
取得する手段と、
前記試料にパターンを形成する際に用いられた設計データから前記測定パター
ンデータに対応する第 1 の参照パターンデータを発生する参照データ発生手段と
、
前記測定パターンデータと第 1 の参照パターンデータとを比較して前記試料に
形成されたパターンの欠陥有無を判定する第 1 の判定手段と、
前記試料上に繰り返しのパターン領域が存在する場合に、繰り返しの基となる
領域を測定して得られるパターンデータを第 2 の参照パターンデータとして記憶
する記憶手段と、
前記測定パターンデータと第 2 の参照パターンデータとを比較して前記試料に
形成されたパターンの欠陥有無を判定する第 2 の判定手段と、
前記設計データ又は所定範囲の測定パターンデータから、第 2 の判定手段に必
要な前記繰り返しパターン領域の配置状態、個数、寸法、繰り返しピッチを読み
取り、第 2 の判定手段における検査領域を自動的に取り込む手段と、
を備えたことを特徴とするパターン検査装置。

【請求項 2】

前記検査領域を自動的に取り込む手段は、前記設計データに含まれているレイ
アウト情報から、前記繰り返しパターン領域が複数個存在していることを検出し
、前記繰り返しパターン領域の配置状態、個数、寸法、繰り返しピッチを読み取
ることを特徴とする請求項 1 記載のパターン検査装置。

【請求項 3】

前記検査領域を自動的に取り込む手段は、前記設計データの階層構造を基に、
所定のパターン範囲をセルとして定義し、セルの繰り返しを記述していることを

利用して、設計データからセルの繰り返し記述を抽出することにより繰り返しセルの存在を検出し、繰り返しセルの開始位置、終了位置を判定し、この開始、終了が複数回存在することを検出し、繰り返しセルの配置状態、個数、寸法、繰り返しピッチを読み取ることを特徴とする請求項 1 記載のパターン検査装置。

【請求項 4】

前記検査領域を自動的に取り込む手段は、前記設計データを基にパターンメモリにデータ展開を行い、パターンマッチングで繰り返し特徴を抽出する画像フィルタリングを行い、1チップ内の繰り返しサブチップの配置状態、個数、寸法、繰り返しピッチを読み取ることを特徴とする請求項 1 記載のパターン検査装置。

【請求項 5】

前記検査領域を自動的に取り込む手段は、前記試料の適当な位置で 1 ストライプ分のセンサ画像取り込みを行い、センサ画像をストライプ 1 本分備蓄して、センサ画像の繰り返し特徴を抽出する画像フィルタリングを行い、前記試料上に第 2 の判定手段で比較検査できる複数のチップが形成されていること、或いはチップ内のセルの繰り返しを検出し、1チップ内の繰り返しサブチップの配置状態、個数、寸法、繰り返しピッチ、或いはセルの繰り返し配置状態、個数、寸法、繰り返しピッチを読み取ることを特徴とする請求項 1 記載のパターン検査装置。

【請求項 6】

同一の測定パターン領域に対して第 1 の判定手段と第 2 の判定手段の両方を行うことを特徴とする請求項 1 ～ 5 の何れかに記載のパターン検査装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、半導体集積回路の製造工程において使用されるフォトリソ等のように微細パターンが形成されている被検査試料のパターン欠陥を検査するパターン検査装置に関する。

【0002】

【従来の技術】

近年、大規模集積回路（LSI）のパターンサイズは年々微細化が進み、近い

将来に最小線幅 0.1 ミクロン以下の製品が量産されると期待される。このような微細化に伴い、検出しなければならない欠陥寸法も極めて小さいものとなっており、LSI のパターン及び LSI 製造に使用される転写用マスクのパターン欠陥を検査するパターン検査装置の開発は必要不可欠となっている。

【 0 0 0 3 】

従来のパターン検査装置には大きく分けて、同じパターンが描かれた 2 つのチップをそれぞれ別の検出手段で観察し、その両者の違いを適当な欠陥検出アルゴリズムによって比較し検出する方法（ダイーダイ比較方式）と、パターンが描かれたチップを検出手段で観察し、これとパターンの設計データとを適当な欠陥検出アルゴリズムによって比較して欠陥を検出する方法（ダイーデータベース比較方式）とがある。

【 0 0 0 4 】

ダイーダイ比較方式の場合、同じパターンが描かれた 2 つのチップをそれぞれ観察しているため、同じ欠陥が存在した場合、その欠陥部を検出できない欠点がある。一方、ダイーデータベース方式の場合、設計データとの比較を行っているためにこのような問題は生じないものの、センサデータと参照データを一致させることに難点があり、両者の不一致に起因する擬似欠陥を招くため高感度且つ高精度の検査が困難である。

【 0 0 0 5 】

このように、ダイーダイ比較方式とダイーデータベース比較方式はそれぞれ長所と短所があり、これらをうまく併用できる検査装置が望まれていた。ところが、2 つの方式を併用した場合、特にダイーダイ比較方式を行う際に次のような問題があった。

【 0 0 0 6 】

即ち、検査すべきマスクにおけるチップ間のダイシング部分や寸法がまちまちであり、更に繰り返しパターンでない周辺回路部分が含まれているため、全体の合成されたチップ寸法を等分配するなどの簡便な工程をとることはできない。このため、指示書に基づくオペレータ操作でチップの繰り返し開始位置を装置に教示する必要があり、現状では特徴あるパターン形状を使って、各々のチップの開

始位置や終了位置をオペレータが目視確認していた。従って、オペレータの操作ミスや設定のばらつきが生じ易く、検査精度が低下する問題があった。

【0007】

【発明が解決しようとする課題】

このように従来、ダイダイ比較方式とダイデータベース比較方式を併用する場合、ダイダイ比較方式においてオペレータの操作ミスや設定のばらつきが伴い、これにより検査精度が低下するという問題があった。

【0008】

本発明は、上記事情を考慮して成されたもので、その目的とするところは、ダイダイ比較方式におけるオペレータの操作ミスや設定のばらつきをなくすことができ、操作性及び検査精度の向上をはかり得るパターン検査装置を提供することにある。

【0009】

【課題を解決するための手段】

(構成)

上記課題を解決するために本発明は、次のような構成を採用している。

【0010】

即ち本発明は、ダイデータベース比較方式とダイダイ比較方式を併用するパターン検査装置において、パターンが形成されている被検査試料に光又は電子線を照射する手段と、前記試料からの反射光、透過光又は2次電子を検出して測定パターンデータを取得する手段と、前記試料にパターンを形成する際に用いられた設計データから前記測定パターンデータに対応する第1の参照パターンデータを発生する参照データ発生手段と、前記測定パターンデータと第1の参照パターンデータとを比較して前記試料に形成されたパターンの欠陥有無を判定する第1の判定手段と、前記試料上に繰り返しのパターン領域が存在する場合に、繰り返しの基となる領域を測定して得られるパターンデータを第2の参照パターンデータとして記憶する記憶手段と、前記測定パターンデータと第2の参照パターンデータとを比較して前記試料に形成されたパターンの欠陥有無を判定する第2の判定手段と、前記設計データ又は所定範囲の測定パターンデータから、第2の判

定手段に必要な前記繰り返しパターン領域の配置状態、個数、寸法、繰り返しピッチを読み取り、第2の判定手段における検査領域を自動的に取り込む手段と、を備えたことを特徴とする。

【0011】

ここで、本発明の望ましい実施態様としては次のものが挙げられる。

【0012】

(1) 検査領域を自動的に取り込む手段は、設計データに含まれているレイアウト情報から、繰り返しパターン領域が複数個存在していることを検出し、繰り返しパターン領域の配置状態、個数、寸法、繰り返しピッチを読み取る。

【0013】

より具体的には、複数チップからなるマスク検査領域で、設計データに繰り返しチップの記述があるデータが含まれている場合には、該データから各チップの余白や周辺回路領域を抽出し、そのレイアウト情報からダイダイ比較方式に必要なチップの配置状態、チップ構成数、チップ寸法、繰り返しピッチなどを読み取り、装置の動作条件に自動的に取り込む方式を採用する。

【0014】

(2) 検査領域を自動的に取り込む手段は、設計データの階層構造を基に、所定のパターン範囲をセルとして定義し、セルの繰り返しを記述していることを利用して、設計データからセルの繰り返し記述を抽出することにより繰り返しセルの存在を検出し、繰り返しセルの開始位置、終了位置を判定し、この開始、終了が複数回存在することを検出し、繰り返しセルの配置状態、個数、寸法、繰り返しピッチを読み取る。

【0015】

より具体的には、複数のチップが格子状に配置されていない場合でも、検査のための設計データが階層構造で記述されていることを利用して、適当な大きさの繰り返しパターン（セル）を抽出する機構と、抽出した情報からダイダイ比較方式でセル同士を比較検査できるためのセルの配置状態、セル構成数、セル寸法、繰り返しピッチなどを読み取り、自動で装置の動作条件に取り込む方式を採用する。

【 0 0 1 6 】

(3) 検査領域を自動的に取り込む手段は、設計データを基にパターンメモリにデータ展開を行い、パターンマッチングで繰り返し特徴を抽出する画像フィルタリングを行い、1チップ内の繰り返しサブチップの配置状態、個数、寸法、繰り返しピッチを読み取る。

【 0 0 1 7 】

より具体的には、検査のための設計データが階層構造で記述されていないとしても、繰り返し検査すべき指示があれば、実検査に先行して設計データから検査基準となるイメージパターンを発生させ、一般的なパターンマッチング技術を適用して繰り返しパターンの存在を検出し、検出した情報からダイダイ比較方式でセンサ取り込みパターン同士を比較検査できるためのセルの配置状態、セル構成数、セル寸法、繰り返しピッチなどを読み取り、自動で装置の動作条件に取り込む方式を採用する。

【 0 0 1 8 】

(4) 検査領域を自動的に取り込む手段は、試料の適当な位置で1ストライプ分のセンサ画像取り込みを行い、センサ画像をストライプ1本分備蓄して、センサ画像の繰り返し特徴を抽出する画像フィルタリングを行い、試料上に第2の判定手段で比較検査できる複数のチップが形成されていること、或いはチップ内のセルの繰り返しを検出し、1チップ内の繰り返しサブチップの配置状態、個数、寸法、繰り返しピッチ、或いはセルの繰り返し配置状態、個数、寸法、繰り返しピッチを読み取る。

【 0 0 1 9 】

より具体的には、検査のための設計データが用意されていないとしても、マスクの適切な位置で1ストライプのセンサ画像を取り込み、ストライプ1本分を備蓄したうえで、一般的なパターンマッチング技術を適用して繰り返しパターンの存在を検出し、検出した情報からダイダイ方式でセル同士を比較検査できるためのセルの配置状態、セル構成数、セル寸法、繰り返しピッチなどを読み取り、自動で装置の動作条件に取り込む方式を採用する。

【 0 0 2 0 】

(5) 同一の測定パターン領域に対して第 1 の判定手段と第 2 の判定手段の両方を行うこと。

【 0 0 2 1 】

(作用)

本発明によれば、設計データに含まれているレイアウト情報に繰り返しチップの記述がある場合には、そのレイアウト情報からダイーダイ比較方式に必要なチップの配置状態、チップ構成数、チップ寸法、繰り返しピッチなどを読み取り、ダイーダイ比較方式における検査領域を自動的に取り込む。このため、オペレータによるティーチングがなくとも自動でキャリブレーション、アライメント、ダイーダイ比較方式による欠陥検査を行うことができる。従って、ダイーダイ比較方式におけるオペレータの操作ミスや設定のばらつきをなくすことができ、操作性及び検査精度の向上をはかることが可能となる。

【 0 0 2 2 】

また、レイアウト情報がない場合であっても、設計データの階層構造から、ダイーダイ比較方式に必要なチップの配置状態、チップ構成数、チップ寸法、繰り返しピッチなどを読み取ることができる。さらに、設計データに階層構造もない場合、設計データを基にラフにパターンメモリにデータ展開を行い、画像フィルタリングにより繰り返し特徴を抽出することにより、1チップ内の繰り返しサブチップの配置状態、チップ構成数、チップ寸法、繰り返しピッチを読み取ることができる。

【 0 0 2 3 】

また、設計データを利用することなしに、試料の適当な位置で1ストライプ分のセンサ画像取り込みを行い、画像フィルタリングによりセンサ画像の繰り返し特徴を抽出することにより、チップ内の繰り返しサブチップの配置状態、チップ構成数、チップ寸法、繰り返しピッチ等を読み取ることができる。

【 0 0 2 4 】

【発明の実施の形態】

以下、本発明の詳細を図示の実施形態によって説明する。

【 0 0 2 5 】

(第 1 の実施形態)

図 1 は、本発明の第 1 の実施形態に係わるパターン検査装置を示す概略構成図である。

【 0 0 2 6 】

この装置では顕微鏡などを用いてフォトマスク（被検査試料）11に形成されているパターンを拡大し、この拡大パターンを幅（W）200 μ m程度の細い短冊状のストライプに分割し、このストライプを連続的（実際はテーブルが連続的に動く）に走査することによって検査している。

【 0 0 2 7 】

フォトマスク11は、XY θ テーブル12上に載置され、テーブル12の移動によりXY θ 方向に移動される。マスク11の情報には光源13が設置され、この光源13によってマスク11に形成されているパターンが照明される。マスク11を透過した光は、拡大光学系14を介してフォトダイオードアレイ15に入射される。従って、フォトダイオードアレイ15上には、マスク11のパターンの光学像が結像される。

【 0 0 2 8 】

フォトダイオードアレイ15上に結像されたパターンの光学像は、フォトダイオードアレイ15によって光電変換され、さらにセンサ回路16によってA/D変換される。このセンサ回路16から出力された測定パターンデータは、位置回路17から出力されたXY θ テーブル12上におけるフォトマスク11の位置を示すデータと共に比較回路18に送られる。

【 0 0 2 9 】

一方、フォトマスク11へのパターン形成時に用いた設計データは、磁気ディスク19から制御計算機20を通してビット展開回路21に読み出される。ビット展開回路21では、設計データがビットパターンデータに展開され、このビットパターンデータは参照データ発生回路22に送られる。

【 0 0 3 0 】

参照データ発生回路22では、展開回路21から送られてきた図形のビットパターンデータに適切なフィルタ処理を施すことにより、多値の参照パターンデー

タが生成される。参照データ発生回路 2 2 におけるフィルタは、拡大光学系 1 4 の解像特性やフォトダイオードアレイ 1 5 のアパーチャ効果、隣接画素間の干渉などによって生じるぼやけを模擬するものである。即ち、センサ回路 1 6 から得られた測定パターンデータにはこのぼやけが生じた状態にあるため、設計側のデータにもフィルタ処理を施して測定パターンデータに合わせるためである。

【 0 0 3 1 】

比較回路 1 8 は、測定パターンデータと参照パターンデータとを適切なアルゴリズムに従って比較するものであり、これらが一致しない場合は欠陥ありと判定している。

【 0 0 3 2 】

上記の構成に加え本実施形態では、センサ回路 1 6 と比較回路 1 8 との間にパターンメモリ 3 0 を介してデータを流すルートを追加している。比較回路 1 8 には、図 2 に示すように、ダイーデータベース比較用の回路 1 8 a とダイーダイ比較用の回路 1 8 b とが設けられている。ダイーデータベース比較用の回路 1 8 a には、参照データ発生回路 2 2 で得られる参照データ（第 1 の参照パターンデータ）とセンサ回路 1 6 で得られるセンサデータ（測定パターンデータ）が入力される。ダイーダイ比較用の回路 1 8 b には、センサデータ（測定パターンデータ）と、センサデータを一旦パターンメモリ 3 0 に格納して所定の条件が成立後から読み出されるセンサデータ（第 2 の参照パターンデータ）が入力される。

【 0 0 3 3 】

そして比較回路 1 8 では、測定パターンデータと第 1 の参照パターンデータとを比較するダイーデータベース比較方式と、測定パターンデータと第 2 の参照パターンデータとを比較するダイーダイ比較方式との 2 つの検査モードを有し、これらの一方又は両方を同時に行うようになっている。

【 0 0 3 4 】

パターンメモリ 3 0 は、ストライプを検査中にストライプ全長のセンサ画像を格納可能な容量を備えている。また、ストライプを検査中でパターン格納途上であっても、既に格納された、そのストライプの前半パターンを読み出すことと、新たに獲得中のストライプ後半パターンの書き込みとを並行可能に構成されてい

る。

【 0 0 3 5 】

なお、図中の 2 3 はオートローダ、2 4 はオートローダ制御回路、2 5 はテーブル制御回路、2 6 はオートフォーカス制御回路、2 7 はピエゾ素子、2 8 はレーザ測長システム、3 1 はフローピーディスク、3 2 は C R T、3 3 はプリンタを示している。

【 0 0 3 6 】

このような構成において、ホスト計算機 2 0 では、ある程度の枚数分の被検査試料の作成に用いられた設計データを格納している。装置オペレータや他プログラムの指示で、ある被検査試料（露光用マスク）の検査を指示されると、ホスト計算機 2 0 は該当する設計データの解析に着手し、該マスクが複数チップで構成され、ダイダイ比較方式を併用可能であると判断すると、チップの配置状態、チップ構成数、チップ寸法、繰り返しピッチなどをさらに抽出し、ソフトウェアのパラメータテーブルや、ハードウェアのレジスタなどに必要な情報を設定しダイダイ比較、ダイデータベース比較方式を併用する動作モードに入る。

【 0 0 3 7 】

図 3 は、一般的な被検査マスクに描かれているパターンの構成を示す概念図である。1 枚のマスク 5 0（フォトマスク 1 1）上に同じチップが 2 個描かれ、チップの内部はさらにセルと呼ぶ単位で繰り返しパターンが描かれている。マスク 5 0 に形成されるパターンは、周辺パターン 5 1 とメインパターン 5 2 とに分けられる。メインパターン 5 2 はさらにロジック・コントローラ部（周辺回路）5 3 とメモリ部（セル）5 4 とに分けられる。なお、図中の 5 5 はチップ原点、5 6 はセル原点を示している。

【 0 0 3 8 】

このような 2 個のチップ構成の場合、X 方向或いは Y 方向に平行移動した関係に配置されることが一般的であり、図示しないが、4 個や 6 個のチップを 1 枚のマスク上に形成する場合でも、X、Y 繰り返して行列配置状に配置されることが普通である。

【 0 0 3 9 】

本実施形態ではチップAという同じチップが検査ストライプ長さ方向の2箇所に配置されている場合を説明する。便宜上、第1のチップをA、第2のチップをA'と表現する。上述のとおり該マスクが複数チップで構成され、ダイーダイ比較方式を併用可能であると判断すると、ストライプ先頭からセンサ画像をパターンメモリ30に格納しながらまず、チップAの開始点からデータベース検査を行う。予め抽出して割り出してあるチップAとチップA'の境界点まではデータベース検査を行うが、境界点以降のストライプ後半は引き続きセンサから取り込んでいるセンサ像と、既にパターンメモリ30に格納された、そのストライプの前半パターンとを比較するダイーダイ比較方式も併用する。

【0040】

ここで、チップAの開始点、チップAとチップA'の境界点の座標を正確に取り扱い、ダイーダイ比較検査方式に必要な各チップ（ダイ）の位置合わせを行う必要がある。

【0041】

本実施形態のパターン検査装置では、従来の装置でオペレータが顕微鏡などの観察光学系を用いて被検査マスクを目視確認しながら座標特定していた工程を、設計データのデータ記述構成の特徴を利用して自動的に行う。

【0042】

設計データは、図4に示すようにチップの定義とセルの定義が階層構造になっている。なお、この例では、チップの配置座標は前記図3のように該チップの左下頂点と定義している。このようなデータ構造であれば、チップの配置座標の状況から、このマスクのチップは「チップAの配置原点座標1」及び「チップAの配置原点座標2」という具合に2箇所に配置されていることを読み取ることができる。

【0043】

このため、チップAのセンサ取り込みしながらデータベース検査する開始座標、チップA'の境界点でダイーダイ比較方式を併用開始する動作切換え座標、チップA'の領域を終了し、1ストライプ検査の終了座標をオペレータの教示なしで自動認識する。

【 0 0 4 4 】

比較回路 1 8 は、チップ A' の領域では、本来のダイーデータベース比較方式による欠陥検出とダイーダイ比較方式の両方で欠陥を検出するが、これらはそれぞれ異なる欠陥判定条件や欠陥判定しきい値を適用するのが良い。このため、描画装置の描画異常などによる複数チップに共通した欠陥はダイーデータベース比較方式により検出し、微細パターンの線幅異常などデータベース比較方式では検出感度を向上しにくい欠陥はタイーダイ比較方式で検出するなど、従来のダイーデータベース比較方式とタイーダイ比較方式の単機能機では実現し得なかった検出性能を実現できる。

【 0 0 4 5 】

本実施形態のダイーデータベース比較方式とダイーダイ比較方式を併用する際の座標認識を自動化する趣旨は以上説明したチップが 2 つ配置されている場合に留まらず、3 以上の複数回の繰り返し配置が定義されているマスクでも適用可能である。さらに、繰り返しを抽出するのは検査工程上のストライプ長さ方向のみでなく、ステップ方向にチップが複数回配置されていても同様に設計データから配置情報を取り込み、ステージ・ステップ方向の開始位置、終了位置を取り込んで自動で動作するように適用可能である。

【 0 0 4 6 】

次に、本実施形態による欠陥検査動作を更に詳しく説明する。

【 0 0 4 7 】

本実施形態で抽出しようとしている被検査試料のデータベースの階層構造は、最小単位の図形、個々の図形の集合体のセル、セルの集合体のチップ、という具合になっている。マスク内にはチップが一つ配置されている場合と複数のチップが配置されている場合がある。複数のチップが配置されている場合、それらは同じチップを複数箇所に配置する場合と異なるチップの場合がある。

【 0 0 4 8 】

本実施形態のダイーダイ比較方式による検査が対象とするのは同じチップを複数箇所に配置されているものである。1 枚のマスクに複数チップが配置されていて、そのチップ同士を比較するため、ダイーダイ比較方式の場合、「ダイ」と「

チップ」は同じになる。チップには周辺部とメインパターンとに分けられるが、2つのチップ同士を比較するには周辺部とメインパターンを区別することなくチップ全体を繰り返し形状として認識して処理する。

【 0 0 4 9 】

検査に用いるデータベースは、描画に用いられた設計データである。検査に先立って、図5に示す工程でデータベースからチップ構成数、チップ寸法、繰り返しピッチ、或いはセルの繰り返し数、セル構成数、セル寸法、繰り返しピッチなどを読み取り、検査装置の動作を規定する検査条件ファイルにその情報を記述する。

【 0 0 5 0 】

検査条件ファイルは、検査を実行するたびに、その検査の欠陥検出判定しきい値、透過光／反射光の照明方法、検査の倍率モードなどを記述し、検査実行プログラムが、先のデータベースと合わせて参照し動作するためのものである。図6は、検査条件ファイルの構成を説明する一例である。検査条件には、この図6に示すように、その検査毎に指定する項目が列挙されている。このうち、ダイーダイ検査併用モード（ON／OFF）でフラグがON、即ちダイーダイ検査併用すべきとの記述があると、本検査装置はダイの繰り返し抽出のための前処理を起動し、各ダイの開始／終了座標を解析して検査条件ファイルの所定欄、即ち図6の下4行分の如く座標値を書き込む。

【 0 0 5 1 】

検査実行プログラムが参照するのは、この検査条件ファイルの他、計算機上に構成されるソフトウェアのパラメータテーブルや、検査装置ハードウェアのレジスタなどに書き込むべき情報テーブルなどがある。これれらを設定しダイーダイ比較方式、ダイーデータベース比較方式を併用する動作モードに入る。

【 0 0 5 2 】

図7は、本実施形態の検査装置において、検査ストライプ1本分の工程を説明するためのタイムチャートである。ここで例示する被検査マスクのチップ構成は、前記図3に示す如く検査ストライプ長さ方向（X方向）に2つのチップが配置されているものとする。さらに、例示しているストライプは予めダイーダイ検査

すべき指定が為されていて、検査開始前のダイ抽出工程においてもダイーダイ検査し得ることを検出済みとする。

【 0 0 5 3 】

ダイーダイ検査し得る領域は時刻 t_4 から t_5 の区間である。ダイーデータベース検査は時刻 t_1 から t_6 の全期間に渡って行われる。時刻 t_1 からダイーデータベース検査が始まり、時刻 t_2 に達した時からダイ 1 の検出画像はパターンメモリ 30 にも取り込まれる。時刻 t_3 でチップ（ダイ）の境界のダイシングと呼ばれる部分に差し掛かるため、パターンメモリ 30 への取り込みを完了させる。時刻 t_4 でダイーダイ検査のため、パターンメモリ 30 からダイ 1 の検出パターン像を読み出して、ダイーダイ比較用回路 18 b に入力する。

【 0 0 5 4 】

図 8 は、本実施形態の検査装置において、検査ストライプ長さ方向（X 方向）に 3 つのチップが配置されている場合の検査ストライプ 1 本分の工程を説明するためのタイムチャートである。

【 0 0 5 5 】

ダイーデータベース検査は時刻 t_1 から t_6 の全期間に渡って行われる。時刻 t_1 からダイーデータベース検査が始まり、時刻 t_2 に達した時からダイ 1 の検出画像はパターンメモリ 30 にも取り込まれる。時刻 t_3 でチップ（ダイ）の境界のダイシングと呼ばれる部分に差し掛かるため、パターンメモリ 30 への取り込みを完了させる。時刻 t_4 にダイ 2 とのダイーダイ検査のため、先のパターンメモリ 30 からダイ 1 の検出パターン像を読み出して、ダイーダイ比較用回路 18 b に入力する。時刻 t_5 でダイ 2 とダイ 1 とのダイーダイ比較を終える。時刻 t_6 でダイ 3 とダイ 1 とのダイーダイ検査のため、先のパターンメモリ 30 から再度ダイ 1 の検出パターン像を読み出してダイーダイ比較回路用 18 b に入力する。時刻 t_7 でダイ 3 とダイ 1 とのダイーダイ比較を終える。

【 0 0 5 6 】

このように、ダイーデータベース検査が始まるタイミングとダイーダイ比較を行うタイミングには厳密には微妙な時間差が生じるが、検査ストライプのセンサデータ取り込み中にダイーデータベース比較方式とダイーダイ比較方式が併用さ

れていることが本実施形態の特徴である。

【0057】

さらに、例えばデータベース発生に時間が掛る場合に備えて、ダイーデータベース比較方式を、検査ストライプのセンサデータ取り込みとは同期せずに実施することが考えられる。即ち、図9に示すタイムチャートの通り、時刻 t_1 に検査ストライプ1本分のパターン取り込みとデータベース発生をスタートさせ、パターンメモリ30にはストライプパターン全面を読み込んでしまう。時刻 t_6 に検査ストライプ1本分のパターン取り込みを終了するが、展開回路21で行うデータベース発生に時間が掛り、時刻 t_8 まで掛ったとする。展開回路21で発生するデータベースとは図形データから図形パターンを発生させる行為であり、そのパターンデータは展開回路11内にストライプパターンメモリが存在して一時格納可能になっている。

【0058】

検査ストライプ1本分のパターン取り込みは時刻 t_6 に終了しているので、ダイーダイ比較は時刻 t_7 に開始できる。ダイーデータベース比較はデータベースが発生し終わったあと時刻 t_9 から開始して時刻 t_{11} に終わる。データベースパターンを読み出す際には、発生時間が掛る心配はないので、時刻 $t_1 \sim t_8$ の所要時間より時刻 $t_9 \sim t_{11}$ の方が短時間に終了する。

【0059】

このように本実施形態によれば、設計データから、ダイーダイ比較方式に必要な繰り返しパターン領域の配置状態、個数、寸法、繰り返しピッチを読み取って検査領域を自動的に取り込むことにより、ダイーダイ比較方式におけるオペレータの操作ミスや設定のばらつきをなくすることができる。このため、装置としての操作性と欠陥検出性能を向上させることができる。その結果、露光用マスクや半導体素子、LCD生産歩留まりが向上すると共に製品の手戻りが減少し、総生産コストを削減することができる。

【0060】

(第2の実施形態)

第1の実施形態では、チップと呼ぶ比較的大きな領域の反復について領域抽出

し自動で装置の動作に反映する例を説明した。ところで、前記図 3 のマスク内のレイアウトに例示するように、1 つのチップ内には複数のセルと呼ぶ単位の繰り返し記述が含まれるケースが良くある。例えば、D-RAM, S-RAM と呼ばれるメモリ素子は、記憶保持を行うセル構造部分を多数配置しこれらセルへの信号入出力の配線パターンをセル部の周辺に配置する組み合わせが一般的である。

【 0 0 6 1 】

このようなチップ内部のセルの繰り返しについても、セルが繰り返されていることを検査装置が階層構造で記述されているデータベース検査のデータから自動で読み取って検査装置の動作条件に取り込むことができる。即ち、前記図 4 のセル繰り返し記述情報からセルの配置状態、構成数、セルの寸法、繰り返しピッチを読み取る。

【 0 0 6 2 】

第 1 の実施形態で説明した例はチップと呼ぶ比較的大きな領域の反復についてであったが、ここで説明する第 2 の実施形態は比較的多数の繰り返し構成となるセル同士をダイーダイ比較方式で検査する装置である。

【 0 0 6 3 】

図 1 0 に示すような検査ストライプ 5 8 を検査する際に、チップ A の最初のセルまでは取り込み画像はパターンメモリ 3 0 に格納しながらダイーデータベース比較方式で検査し、チップ A の二つ目のセルは取り込み画像と先にパターンメモリ 3 0 に格納してあった最初のセルパターンとを比較するダイーダイ比較方式も併用させる。

【 0 0 6 4 】

本実施形態においても、比較回路 1 8 はダイーダイ比較方式を併用している期間は、本来のダイーデータベース比較方式による欠陥検出とダイーダイ比較方式の両方で欠陥を検出するが、これらはそれぞれ異なる欠陥判定条件や欠陥判定しきい値を適用するのが良い。

【 0 0 6 5 】

ストライプ 5 8 をチップ A の二つ目のセル以降はセル同士のダイーダイ比較方式を併用して進めるが、図 1 0 のチップ A とチップ A' の境界部分のようにセル

でない部分はダイーデータベース比較方式のみで検査する。

【 0 0 6 6 】

これらの座標の抽出は、ホスト計算機 2 0 で行われる。ある被検査試料（露光用マスク）の検査を指示されると、ホスト計算機 2 0 は該当する設計データの解析に着手し、該マスクにセルの繰り返し定義などの特徴が存在し、階層構造のデータ記述であり、ダイーダイ比較方式を併用可能であると判断すると、セルの配置状態、構成数、寸法、繰り返しピッチなどをさらに抽出し、ソフトウェアのパラメータテーブルや、ハードウェアのレジスタなどに必要な情報を設定しダイーダイ比較方式、ダイーデータベース比較方式を併用する動作モードに入るのである。

【 0 0 6 7 】

繰り返しを抽出するのは検査工程上のストライプ長さ方向のみでなく、ステップ方向にセルが繰り返し配置されていることも同様である。ストライプ幅以内でも、ステップ方向に小さなセルが繰り返し配置されている場合には、その小さなセルのパターンを単位として、ステップ方向とストライプ長さ方向の 2 次元マトリックス状にダイーダイ比較方式の動作を行える。

【 0 0 6 8 】

（第 3 の実施形態）

第 1 及び第 2 の実施形態では、1 枚のマスク上に複数のチップが配置されている場合を説明したが、マスクに 1 つのチップが配置されている場合がある。このように 1 つのチップになるケースは、

（1）図 1 1 に示すように、本当に 1 マスク = 1 チップの設計で製作されている場合、

（2）本来は複数チップが配置されているが、検査データの前処理過程で階層構造が崩されて、見かけ上 1 チップとして記述されている場合、

の 2 通りが考えられる。

【 0 0 6 9 】

このうち、（1）の本来の 1 マスク = 1 チップの設計の場合には、第 2 の実施形態で説明した如くセルの繰り返しの注目してダイーダイ比較方式をセル単位で

行わせれば良い。

【 0 0 7 0 】

しかし、(2) の場合は即ち、前記図 4 に示したデータ構造で「チップ A の配置原点座標 1」と「チップ A の配置原点座標 2」の記述が無い状態である。この状態になるのは、設計データ全体にパターン寸法のリサイズ処理（パターン線幅を調整する処理）や O P C（光近接効果補正：Optical Proximity Correction）技術のための微小な図形パターンを付加する処理などの、何らかの前処理を施すため、一旦、階層構造を展開してから図形処理するためである。

【 0 0 7 1 】

この前処理によっては、チップの階層構造は展開してしまうが、セルの繰り返しは温存している場合と、セルの繰り返しも展開してしまい、セル内の図形記述が並べられたフラットな階層になってしまうケースもある。このデータを本装置が処理するには、設計データ中に同じ図形コード及び辺の長さを持つ図形が繰り返し現れることやそのピッチが等間隔になっていることなどを根拠に繰り返し図形を抽出してセルの繰り返し情報を復元したり、セルの集合体が繰り返し存在することを検出してチップ単位の繰り返し情報を復元することで、第 1 の実施形態で示した如くの、繰り返しパターンを利用したダイーダイ比較方式とダイーデータベース比較方式を併用することが可能になる。

【 0 0 7 2 】

検査のデータベースに用いる設計データのうち、図形は図 1 2 に示す如く図形コード、図形配置位置、図形の辺の長さを 1 セットにして表現されている。設計データはこのような図形が集積されたものであるから、図形配置位置のみが異なり、図形コードと各辺の長さが同一な図形が配置されていることは、この図形データ記述を検索することにより抽出可能である。

【 0 0 7 3 】

この方式で抽出される図形の繰り返しは、前記図 3 及び図 4 に示すチップ・セル構成のうちのセルの繰り返しとチップの繰り返しの両方が含まれた状態になる。このため、セル繰り返し周期とチップ繰り返し周期の規則性の違いを読み取り、チップの繰り返しに基づくダイーダイ比較方式用の情報を抽出して装置の動作に

反映させることができる。

【 0 0 7 4 】

セルの繰り返しと判断した場合には、セル同士をダイダイ比較すべく装置の設定を行い、動作させることの可能である。これらの指定は、装置のパラメータとして予め規定するか、検査条件の項目に含めて装置に指示を与える。

【 0 0 7 5 】

(第 4 の実施形態)

第 3 の実施形態では、階層構造が崩れてしまった図形データであっても、本検査装置で図形データを解析して繰り返し情報を再抽出し復元する方法を説明したが、図形データを解析する代わりに、設計データを一旦パターンメモリなどに図形イメージとして展開して、図形イメージの特徴抽出を行う手法を用いて繰り返しパターンの特徴を復元することが考えられる。

【 0 0 7 6 】

本実施形態では、図 1 3 に示すように、展開回路 2 1 に、1 ストライプ分の展開イメージを格納できるストライプパターンメモリ 6 3 を用意する。さらにこの展開回路 2 1 には、設計データを入力するための図形データメモリ 6 1、図形データから図形パターンイメージを発生する図形データ展開回路 6 2、繰り返しパターンの特徴を抽出する繰り返し特徴抽出回路 6 4 が設けられている。図形データ展開回路 6 2 は、展開結果をストライプパターンメモリ 6 3 に格納するものである。ストライプパターンメモリ 6 3 に格納された 1 ストライプ分の展開イメージに対し、繰り返し特徴抽出回路 6 4 によって一般的なパターンマッチングの手法により、繰り返し存在する図形の有無、その繰り返し数、ピッチなどを解析する。

【 0 0 7 7 】

ここで、パターンマッチング手法では、パターンメモリ 6 3 に取り込んだ測定パターンデータの一部分をテンプレートとして保持し、そのテンプレートをパターンメモリ全体に走査して、取り込んだ測定パターンと比較する。テンプレートとして保持する時にはそのテンプレートの座標も記録しておく。走査は短冊状のストライプ領域を 2 次元状に行い、テンプレートと一致するパターンを検出し

た時には、その座標を記録する。

【 0 0 7 8 】

このようにして階層形式での記述がない設計データが検査データベースとして用いられたとしても、テンプレート走査して記録された座標から、チップ或いはセルに相当する繰り返しパターンが存在することを推定できる。解析した結果は図示しないが、ホスト計算機 2 0 に送られて、上記第 1 から第 3 の実施形態で説明した如くのセルの繰り返しやチップの繰り返しを利用したダイダイ比較方式とダイデータベース比較方式を併用する動作を行う。

【 0 0 7 9 】

なお、展開回路 2 1 で行うパターン展開は、本来はデータベース検査の際の検査基準データを発生させるためのものである。このため、検査中は、検査基準データの微細なパターン形状を遜色なく発生させるために、展開の 1 画素の寸法を非常に細かくしている。しかし、本実施形態のように図形パターンの繰り返し特徴を解析する用途であれば、本番の検査中ほどの精密さは要求されないので、展開の 1 画素の寸法をやや大きめにして、ラフなパターンイメージを発生させても実用上問題ない。

【 0 0 8 0 】

本実施形態では、上記の検査に先行して展開イメージを解析するためのストライプ展開と解析が完了すると、本来のデータベース検査のために展開の 1 画素の寸法を本来の値に戻して、所定の検査開始位置からの検査に着手する。

【 0 0 8 1 】

また、上記解析を行うストライプ位置は、前記図 1 1 に示すようにチップの周辺部分はセルの繰り返し記述がない周辺パターンであることを考慮して、チップの中央付近を選ぶのが良い。但し、チップ構成が 2 × 2 の行列状になっている場合には、丁度中央部分にもセルの繰り返しが無い周辺パターンやダイシングと呼ばれる隙間領域に差し掛かって、繰り返し構成が解析できない恐れがある。このため、解析を行うストライプは中央付近からややはずれた位置で行うのが実用上有効である。

【 0 0 8 2 】

(第 5 の実施形態)

第 4 の実施形態で展開パターンを使った繰り返しパターンの特徴抽出の代わりに、センサ取り込みパターンを使って繰り返しパターンの特徴抽出を行うことが考えられる。

【 0 0 8 3 】

図 1 4 は、本発明の第 5 の実施形態に係わるパターン検査装置の要部構成を示すブロック図であり、パターンメモリ 3 0 に一時記憶された測定パターンデータに対して第 4 の実施形態で説明したような繰り返し特徴を抽出するための特徴抽出回路 7 4 が設けられている。

【 0 0 8 4 】

図 1 4 に示すように、センサから取り込まれたパターンデータはパターンメモリ 3 0 に書き込まれ、ストライプ 1 本分が保持される。このパターンデータを基に、繰り返し特徴抽出回路 7 4 により一般的なパターンマッチングの手法により、繰り返し存在する図形の有無、その繰り返し数、ピッチなどを解析する。解析した結果は図示しないが、ホスト計算機 2 0 に送られて、上記第 1 から第 3 の実施形態で説明した如くのセルの繰り返しやチップの繰り返しを利用したダイデータ比較方式とダイデータベース比較方式を併用する動作を行う。

【 0 0 8 5 】

このように本実施形態によれば、センサ取り込みパターンに基づいて繰り返しの特徴抽出を行う場合にも、上記第 4 の実施形態で説明した如く 1 画素当たりの寸法を細かくせずに、本来の光学系倍率よりも拡大率を緩和して、ラフな画像を取り込み、その画像からセルの繰り返しやチップの繰り返しを抽出する方法が採れる。

【 0 0 8 6 】

(変形例)

なお、本発明は上述した各実施形態に限定されるものではない。測定パターンデータを取得するために検出するのは、必ずしも透過光に限定されず、反射光を用いてもよく、更には透過光と反射光の両方を同時に用いてもよい。検査に用いる光源は必ずしも光に限定されず、電子線を用いることもできる。光源として電

子線を用いた場合は、反射光や透過光の代わりに 2 次電子を検出すればよい。さらに、光電変換部は単数とは限らず、複数用いることができる。

【 0 0 8 7 】

また、被検査試料は必ずしもフォトリソマスクに限るものではなく、本発明は半導体基板や液晶基板などに形成された極小パターンの欠陥検査に適用することも可能である。その他、本発明の要旨を逸脱しない範囲で、種々変形して実施することができる。

【 0 0 8 8 】

【発明の効果】

以上詳述したように本発明によれば、設計データ又は所定範囲の測定パターンデータから、ダイダイ比較方式に必要な繰り返しパターン領域の配置状態、個数、寸法、繰り返しピッチを読み取って検査領域を自動的に取り込むことにより、ダイダイ比較方式におけるオペレータの操作ミスや設定のばらつきをなくすることができる。このため、装置としての操作性と欠陥検出性能を向上させることができる。

【図面の簡単な説明】

【図 1】

第 1 の実施形態に係わるパターン検査装置を示す概略構成図。

【図 2】

図 1 のパターン検査装置に用いた比較回路の構成を示すブロック図。

【図 3】

一般的な被検査マスクに描かれているパターンの構成を示す模式図。

【図 4】

設計データの構造を示す概念図。

【図 5】

繰り返しを抽出する前処理工程の流れを示す概念図。

【図 6】

検査条件ファイルの構成を示す図。

【図 7】

検査ストライプ 1 本分の工程を説明するためのタイムチャート。

【図 8】

検査ストライプ 1 本分の工程を説明するためのタイムチャート。

【図 9】

データベース比較タイミングの変形例を示すタイムチャート。

【図 1 0】

第 2 の実施形態を説明するためのもので、被検査マスクに描かれているパターンに対する検査ストライプの例を示す図。

【図 1 1】

第 3 の実施形態を説明するためのもので、1 マスクに 1 チップのみが配置されたパターンの構成を示す模式図。

【図 1 2】

図形コードの例を示す概念図。

【図 1 3】

第 4 の実施形態に用いたデータ展開回路の構成を示すブロック図。

【図 1 4】

第 5 の実施形態の要部構成を示すブロック図。

【符号の説明】

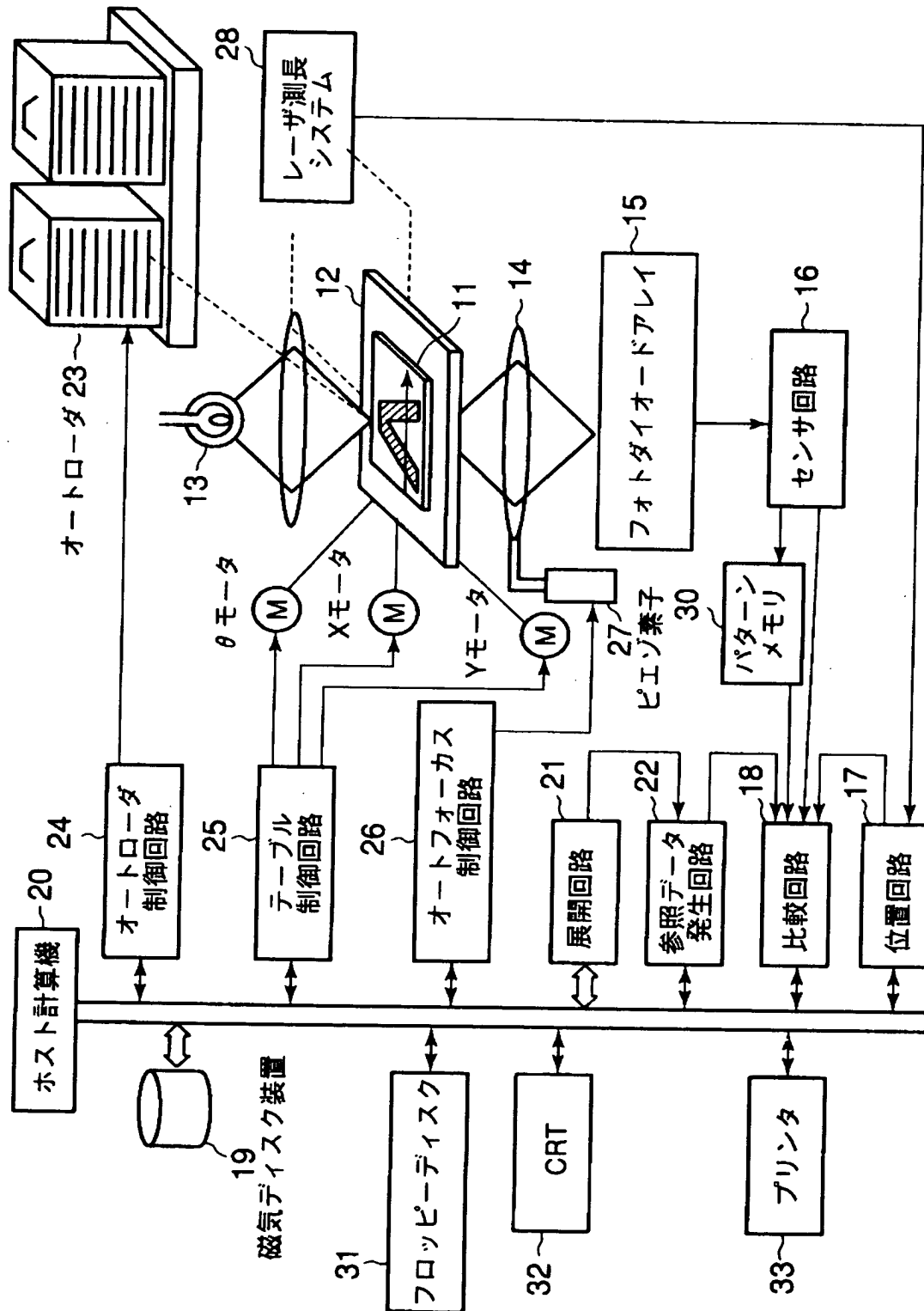
- 1 1 … フォトマスク（被検査試料）
- 1 2 … 試料ステージ
- 1 3 … 光源
- 1 4 … 光学系
- 1 5 … 光電変換部
- 1 6 … センサ回路
- 1 7 … 位置回路
- 1 8 … 比較回路
- 1 8 a … ダイーデータベース比較用回路
- 1 8 b … ダイーダイ比較用回路
- 1 9 … 磁気ディスク

- 2 0 … ホスト 計 算 機
- 2 1 … ビット 展 開 回 路
- 2 2 … 参 照 データ 発 生 部
- 3 0 … パター ン メモリ
- 5 8 … 検 査 ストライプ
- 6 1 … 図 形 データ メモリ
- 6 2 … 図 形 データ 展 開 回 路
- 6 3 … ストライプ パター ン メモリ
- 6 4 , 7 4 … 繰 り 返 し 特 徴 抽 出 回 路

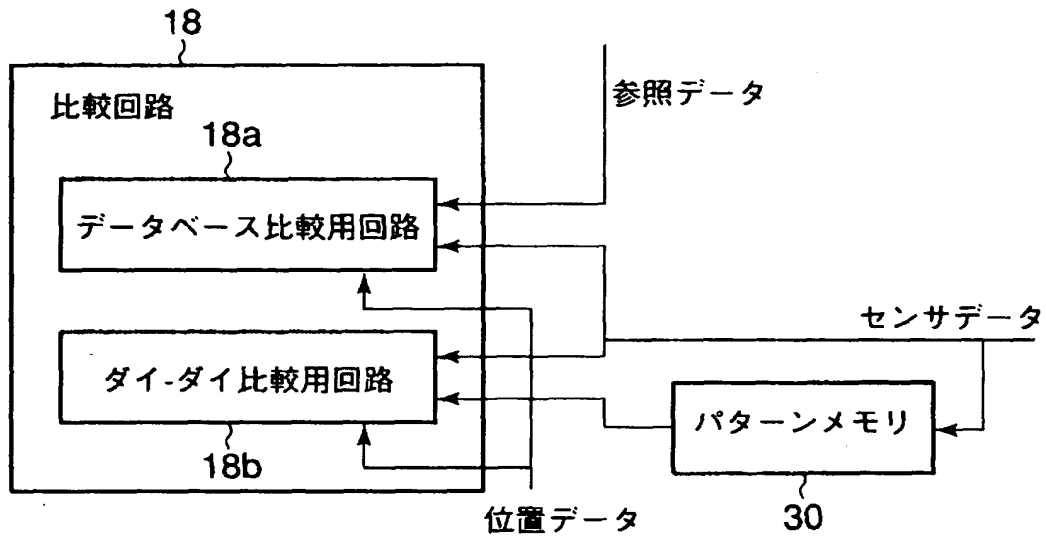
【書類名】

図面

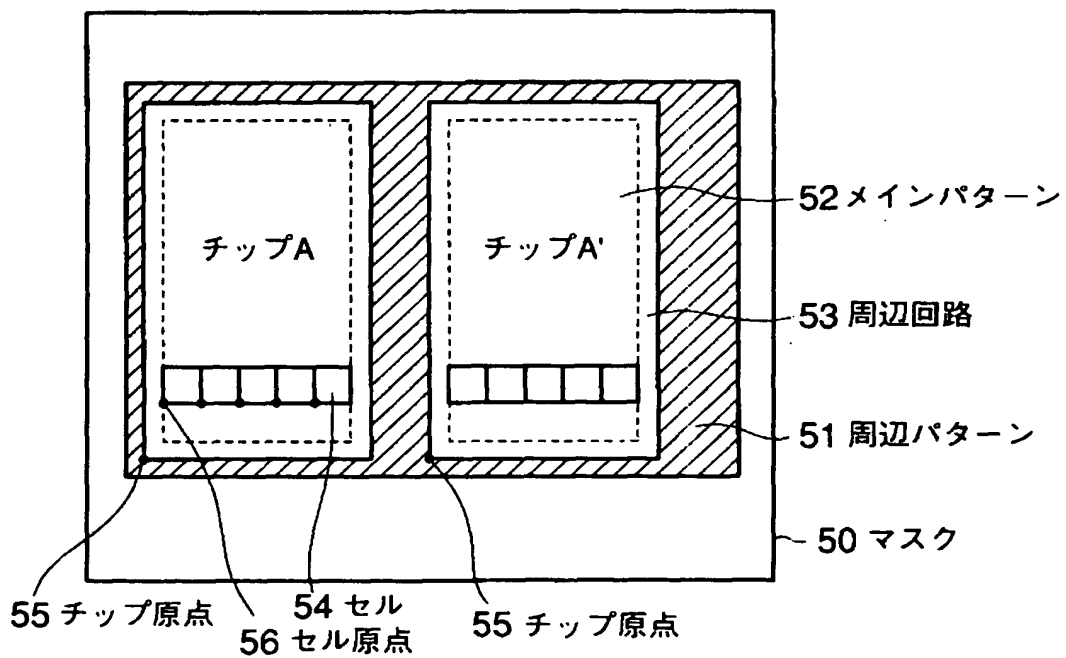
【図 1】



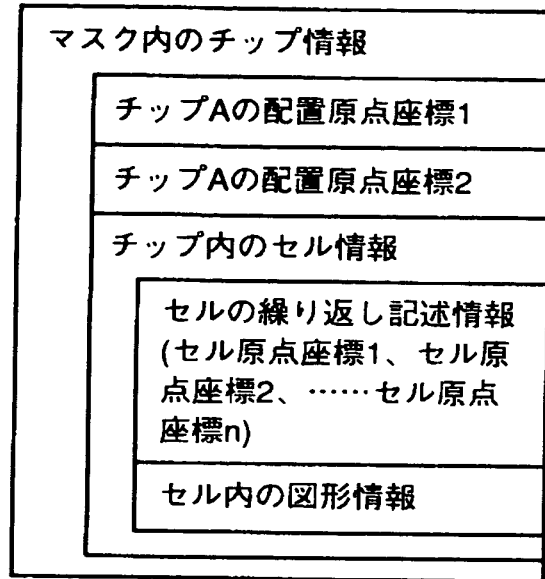
【図 2】



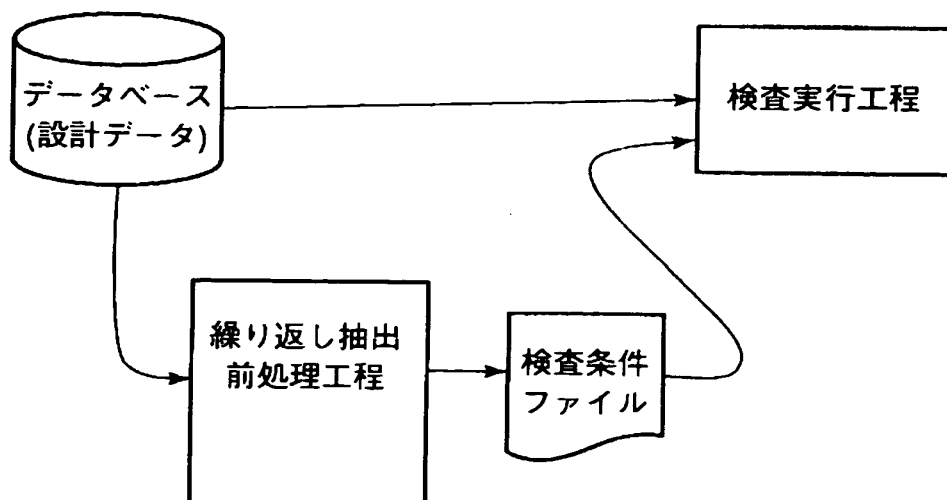
【図 3】



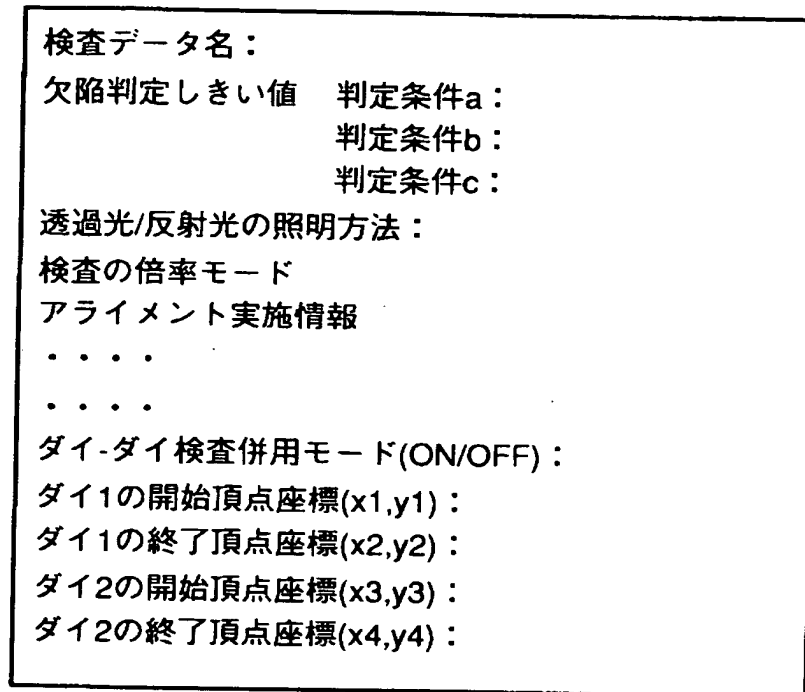
【図 4】



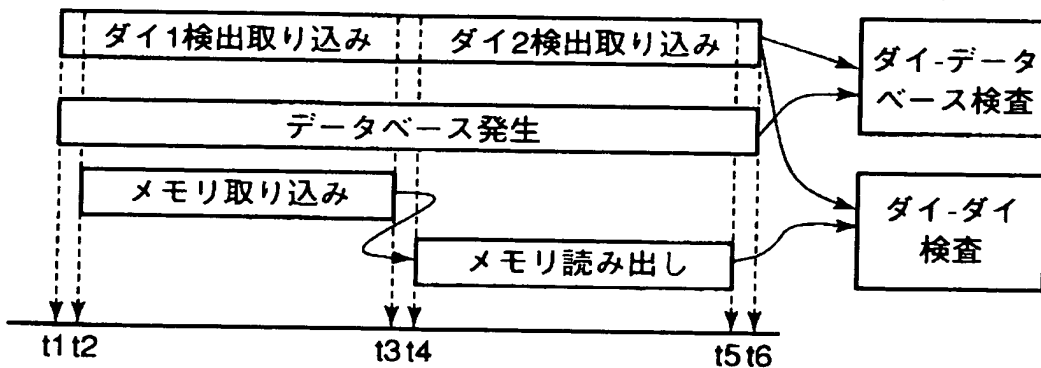
【図 5】



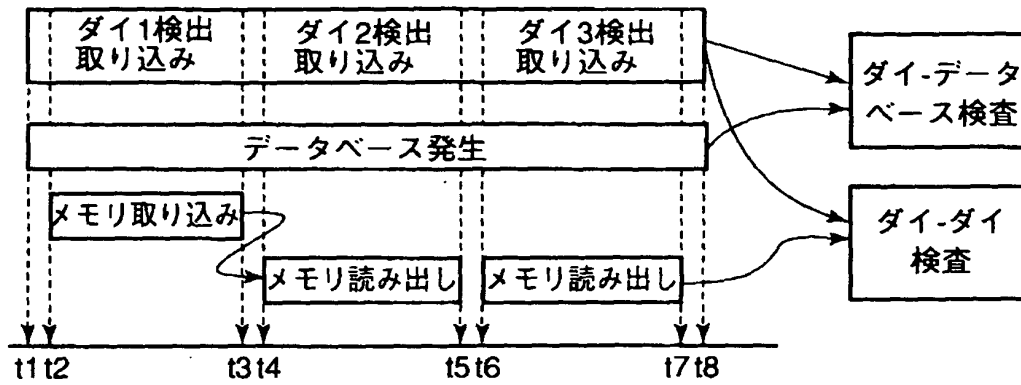
【図 6】



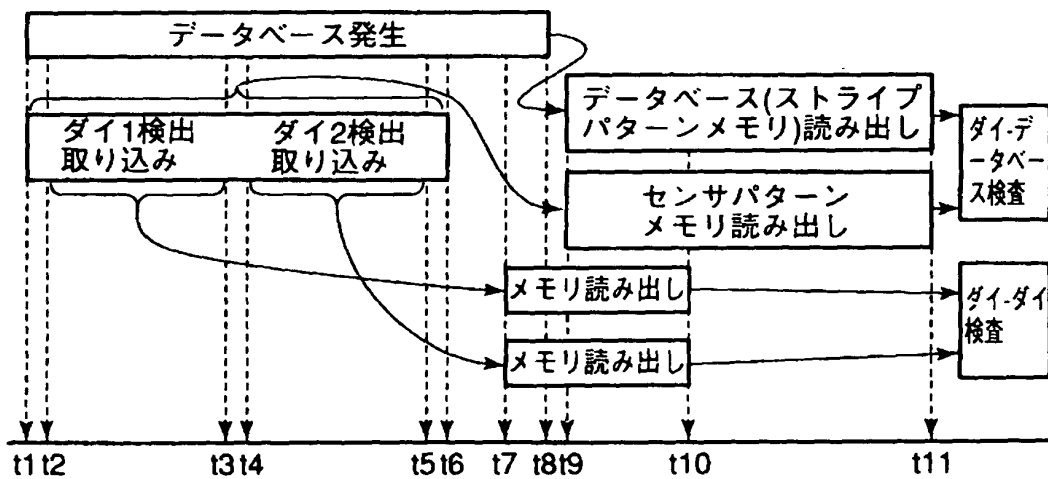
【図 7】



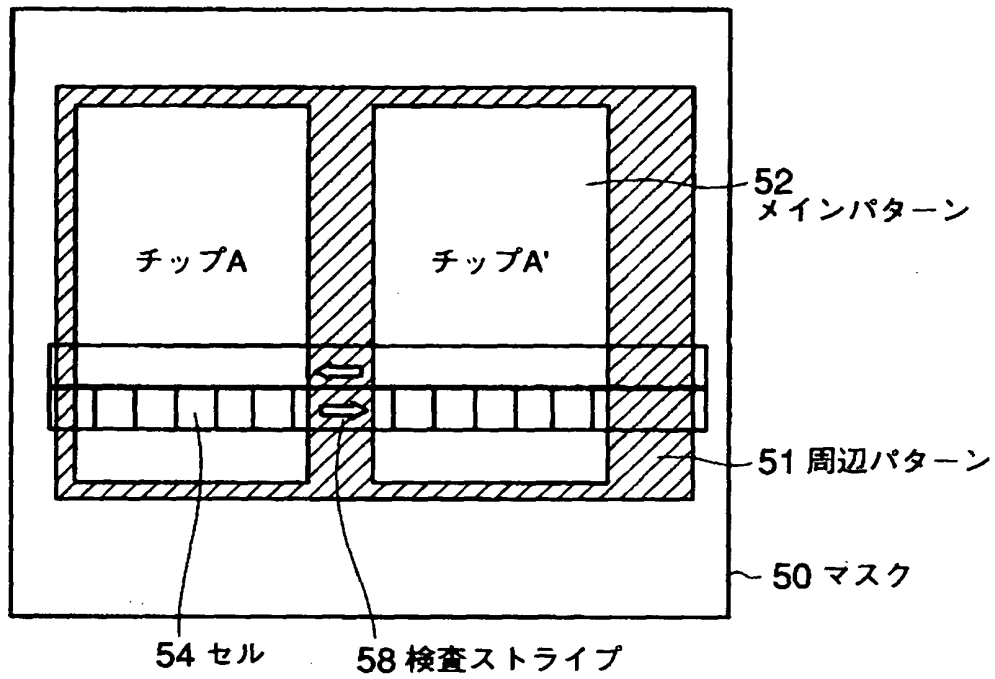
【図 8】



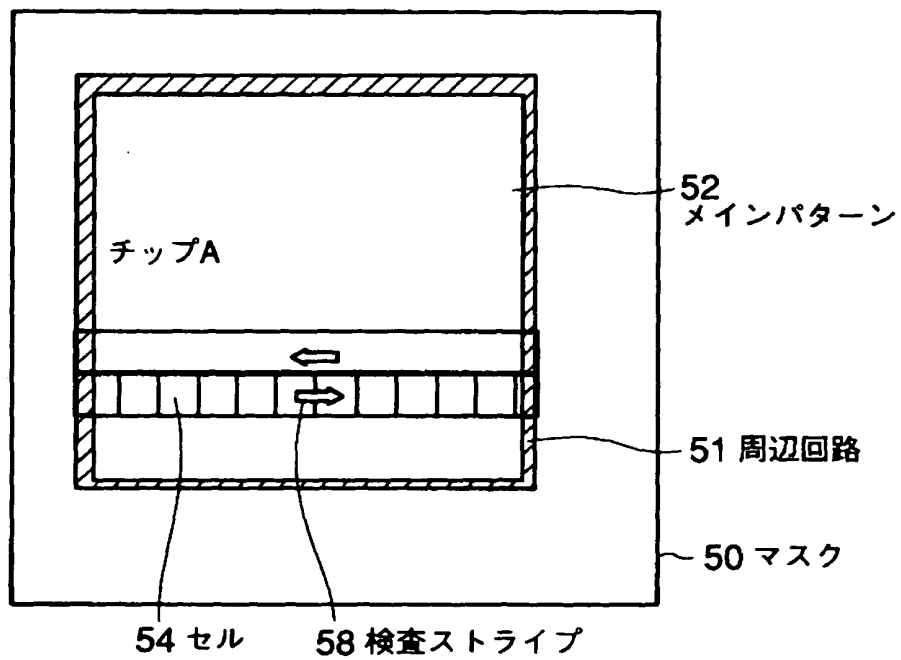
【図 9】



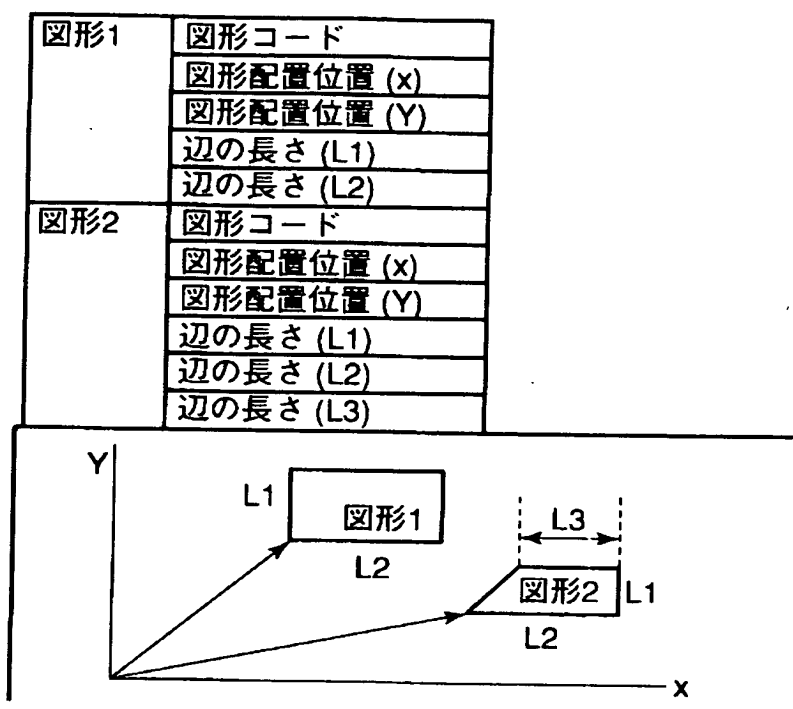
【図10】



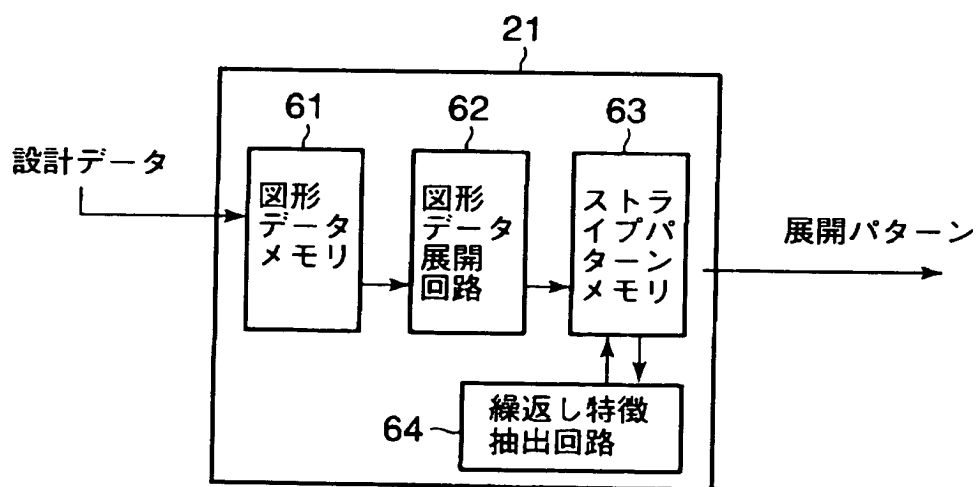
【図11】



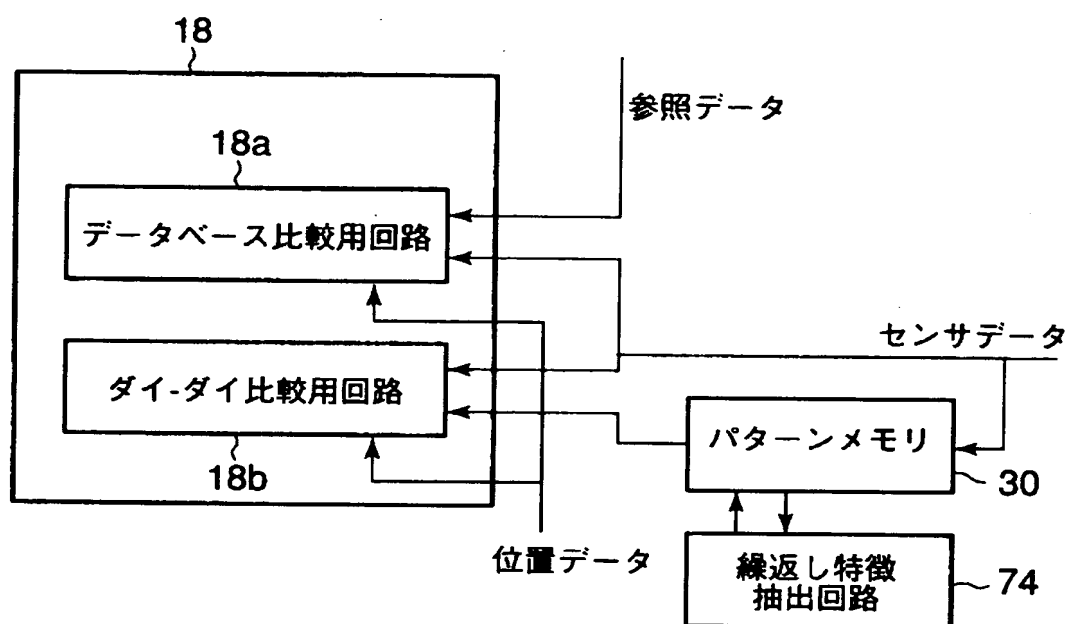
【図 1 2】



【図 1 3】



【図 1 4】



【書類名】 要約書

【要約】

【課題】 ダイーダイ比較方式におけるオペレータの操作ミスや設定のばらつきをなくすことができ、操作性及び検査精度の向上をはかる。

【解決手段】 フォトマスク 1 に光を照射しその透過光をセンサ回路 6 で検出して得られる測定パターンデータに対し、設計データから得られる参照パターンデータと比較するダイーデータベース比較方式と、繰り返しの基となる領域を測定して得られる参照パターンデータと比較するダイーダイ比較方式とを併用するパターン検査装置において、設計データに含まれているレイアウト情報から、繰り返しパターン領域が複数個存在していることを検出し、繰り返しパターン領域の配置状態、個数、寸法、繰り返しピッチを読み取り、ダイーダイ比較方式における検査領域を自動的に取り込む。

【選択図】 図 1

出 願 人 履 歴 情 報

識別番号 [000003078]

- | | |
|----------|----------------|
| 1. 変更年月日 | 2001年 7月 2日 |
| [変更理由] | 住所変更 |
| 住 所 | 東京都港区芝浦一丁目1番1号 |
| 氏 名 | 株式会社東芝 |
| 2. 変更年月日 | 2003年 5月 9日 |
| [変更理由] | 名称変更 |
| 住 所 | 東京都港区芝浦一丁目1番1号 |
| 氏 名 | 株式会社東芝 |